

ELECTRO-DISPLACIVE ACTUATED MIRROR ARRAY USED IN OPTICAL-PROJECTION TYPE SYSTEM

Publication number: JP7174993

Publication date: 1995-07-14

Inventor: BIN KOKI

Applicant: DAEWOO ELECTRONICS CO LTD

Classification:


- international: G02B26/08; H01L41/09; H04N5/74; G02B26/08; H01L41/09; H04N5/74; (IPC1-7): G02B26/08; H04N5/74

- European: G02B26/08M4P; H01L41/09G

Application number: JP19940169558 19940721

Priority number(s): KR19930013843 19930721

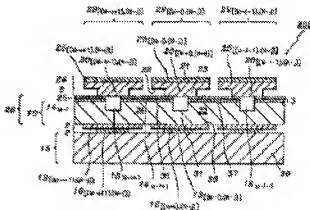
Also published as:

 US5735026 (A1)

[Report a data error here](#)

Abstract of JP7174993

PURPOSE: To provide a method for manufacturing an $M \times N$ electrodisplacive actuated mirror array without using a multilayered electrodisplacive ceramic structure (M and N are integers). **CONSTITUTION:** This device is constituted of an active substrate 15, $M \times N$ electrodisplacive actuator array, $M \times N$ hinge array, $M \times N$ connecting terminal array, and $M \times N$ mirror array. The active substrate is provided with a substrate, $M \times N$ transistor array, and $M \times N$ connecting terminal array. Each $M \times N$ electrodisplacive actuator is provided with upper and lower surfaces, first electrode, a pair of second electrodes, and a pair of insulating layers. Each hinge forming an $M \times N$ hinge array is provided with a smooth upper surface and a lower surface having a projecting part mounted on each actuator upper part. Each $M \times N$ connecting terminal is used for electrically connecting the first electrode with the active substrate. Each $M \times N$ mirror is mounted on the upper surface of each $M \times N$ hinge.



.....
Data supplied from the **esp@cenet** database - Worldwide

特開平7-174993

(43)公開日 平成7年(1995)7月14日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 B 26/08	J			
	E			
H 0 4 N 5/74	A			

審査請求 未請求 請求項の数29 O L (全 12 頁)

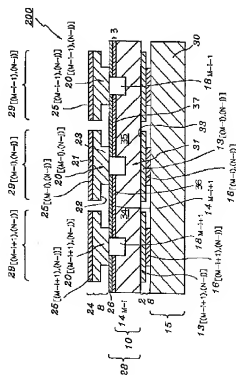
(21)出願番号	特願平6-169558	(71)出願人	591213405 大字電子株式会社▲社▼ 大韓民国ソウル特別市中區南大門路5街 541番地
(22)出願日	平成6年(1994)7月21日	(72)発明者	閔 雇 基 大韓民国ソウル特別市松坡区蚕室7洞アジ ア選手村アパートメント18棟1501号
(31)優先権主張番号	1 9 9 3 - 1 3 8 4 3	(74)代理人	弁理士 三好 秀和 (外1名)
(32)優先日	1993年7月21日		
(33)優先権主張国	韓国 (KR)		

(54)【発明の名称】 光投射型システムに用いられるエレクトロディスプレイサブアクチュエィテッドミラーアレイ

(57)【要約】

【目的】 多層エレクトロディスプレイセラミック構造を用いず、 $M \times N$ エレクトロディスプレイサブアクチュエィテッドミラーアレイを製造する方法を提供すること (M 及び N は整数)。

【構成】 能動基板15、 $M \times N$ エレクトロディスプレイサブアクチュエータアレイ、 $M \times N$ ヒンジアレイ、 $M \times N$ 接続ターミナルアレイ、 $M \times N$ ミラーアレイを含む構成。能動基板は基板、 $M \times N$ トランジスタアレイ、 $M \times N$ 接続ターミナルアレイを備える。各 $M \times N$ 個のエレクトロディスプレイサブアクチュエータは上、下部表面、第1電極、一对の第2電極、一对の絶縁層を有する。 $M \times N$ ヒンジアレイを形成する各ヒンジは平滑な上部表面及び各アクチュエータ上部に装着された突起部を有する下部表面と共に提供される。各 $M \times N$ 個の接続ターミナルは第1電極と能動基板とを電気的に接続するのに用いられる。各 $M \times N$ 個のミラーは各 $M \times N$ 個のヒンジの上部表面に装着される。



【特許請求の範囲】

【請求項1】 光投射型システム (optical projection system) に用いるためのM×Nエレクトロディスプレイアクチュエイトッドミラーレイ (electrodispl active actuated mirror array) を製造する方法において (MおよびNは整数)、前記方法は、

(a) エレクトロディスプレイシブ物質からなる、上部および下部表面を有するセラミックウェーハ (ceramic wafer) を製造するステップと、

(b) 前記セラミックウェーハの前記下部表面上に一定の間隔で配列された同一の大きさを持つM×N個の第1電極からなるM×N第1電極アレイと、前記セラミックウェーハの上部表面上に一定の間隔で配列され、同一の大きさを持つM+1個の第2電極からなるM+1第2電極アレイを形成するステップであって、前記各々のM+1個の第2電極は前記上部表面に沿って延長し、前記各々のM×N個の第1電極は隣接した二つの第2電極の部分を重畳し、隣接した二つの第2電極などのあいだの中央ラインは重畳する前記第1電極の中央ラインと一致し、

(c) 基板 (substrate)、M×NトランジスタからなるM×Nトランジスタアレイおよび第1電極と各々接続するM×N個の接続ターミナルからなるM×N接続ターミナルアレイを含む能動基 (active matrix) 上に前記ステップ (b) によって処理された前記セラミックウェーハを装着するステップと、

(d) 絶縁層で各々のM+1個の第2電極を被覆するステップと、

(e) 前記M+1個の第2電極を被覆する前記各々のM+1個の絶縁層上部にフォトリソグラフィ技術を提供するステップと、

(f) 各々二つの第2電極のあいだおよび第1電極の中央ライン上に位置し、第2電極と平行であり、垂直方向へN-1個の溝を含むM個のトレンチからなるMトレンチセットを形成するステップと、

(g) 前記フォトリソグラフィ技術を提供するステップと、

(h) 前記ステップ (b)、(c)、(d)、(e)、

(f) および (g) によって処理された前記セラミックウェーハの上部表面上に隣接した二つの第2電極を被覆する前記絶縁層上に同時に装着される突起部 (protrusion) を有する下部表面と上部表面が各々提供されたM×N個のヒンジからなるM×Nヒンジアレイを配置するステップと、

(i) 前記ステップ (b) ないし (h) によって処理された前記セラミックウェーハの上部表面にM×N個のヒンジによって被覆されなかった露光領域に水溶性分離器 (water soluble separator) を提供するステップと、

(j) ミラーを前記各々のM×N個のヒンジの前記上部表面上に形成するステップと、

(k) 前記水溶性分離器を除去するステップと、

(l) M×Nエレクトロディスプレイシブアクチュエイトッドミラーアレイを形成するために、適切な電気的接続を見出すステップと、を含む光投射型システムに用いるエレクトロディスプレイシブアクチュエイトッドミラーアレイ製造方法。

【請求項2】 前記M×N個の第1電極と前記M+1個の第2電極は、まず電導性金属を前記セラミックウェーハの前記上部表面および下部表面にスパッタリング (sputtering) したあと、フォトリソグラフィ方法 (photolithography method) を用いて、所望の電極パターンを得る光投射型システムに用いる請求項1記載のエレクトロディスプレイシブアクチュエイトッドミラーアレイ製造方法。

【請求項3】 前記セラミックウェーハは、圧電物質からなる光投射型システムに用いる請求項1記載のエレクトロディスプレイシブアクチュエイトッドミラーアレイの製造方法。

【請求項4】 前記セラミックウェーハは、前記M×N個の第1電極と前記M+1個の第2電極が形成されたあと、分極化 (polling) される光投射型システムに用いる請求項3記載のエレクトロディスプレイシブアクチュエイトッドミラーアレイ製造方法。

【請求項5】 前記セラミックウェーハは、一極端で第2電極と接地に接続された第1電極とをあいだに直流電圧 (DC) を印加してから、接地に接続された残りの第2電極と第1電極とをあいだに同一の直流電圧を印加することによって、分極化される光投射型システムに用いる請求項4記載のエレクトロディスプレイシブアクチュエイトッドミラーアレイ製造方法。

【請求項6】 前記セラミックウェーハに印加された前記直流電圧の大きさは、3.0Vないし6.0Vの範囲である光投射型システムに用いる請求項5記載のエレクトロディスプレイシブアクチュエイトッドミラーアレイ製造方法。

【請求項7】 M個のトレンチ (trench) からなるトレンチセットと、各々のトレンチ上に形成されたN-1個の溝からなる溝セットは、エッチングから形成される光投射型システムに用いる請求項1記載のエレクトロディスプレイシブアクチュエイトッドミラーアレイ製造方法。

【請求項8】 前記ミラーは、前記各々のM×N個のヒンジの前記上部表面に光反射物質 (light reflecting material) をスパッタリングして形成される光投射型システムに用いる請求項1記載のエレクトロディスプレイシブアクチュエイトッドミラーアレイ製造方法。

【請求項9】 請求項1ないし請求項8のいずれか一つに引用された方法によって製造されたM×N個のエレクトロディスプレイシブアクチュエイトッドミラーアレイを含む光投射型システム。

【請求項10】 光投射型システムに用いるM×Nエレクトロディスプレイサブアキュエティッドミラーアレイにおいて、前記アキュエティッドミラーアレイは、基板、M×N個のトランジスタレイおよびM×N接続ターミナルアレイを含む能動基板と、

上部および下部表面、第1電極、一对の第2電極および一对の絶縁層を有するエレクトロディスプレイ部材を含み、前記エレクトロディスプレイ部材は上部表面上に形成されたトレンチによって均等に分離され、その結果によって第1上部表面を有する第1アキュエーティング部材と第2上部表面を有する第2アキュエーティング部材を生成し、前記第1電極は前記下部表面上に位置し、前記各々の一对の第2電極は各々前記第1上部表面と前記第2上部表面上に位置し、前記各々の一对の絶縁層は前記各々の一对の第2電極の間に位置するM×N個のエレクトロディスプレイサブアキュエータからなるM×Nエレクトロディスプレイサブアキュエータアレイと、

平滑な上部表面とM×N個のエレクトロディスプレイサブアキュエータ上に装着される突起部を有する下部表面を各々備えるM×N個のヒンジ (hinge) からなるM×Nヒンジアレイと、

各々のM×N個のヒンジの前記上部表面に各々装着されるM×N個のミラーからなるM×Nミラーアレイと、を含む光投射型システムに用いるエレクトロディスプレイサブアキュエティッドミラーアレイ。

【請求項11】 前記エレクトロディスプレイ部材は、エレクトロストリクティブ物質 (electrostrictive material) からなる光投射型システムに用いる請求項10記載のエレクトロディスプレイサブアキュエティッドミラーアレイ。

【請求項12】 前記一对の第2電極は、各々第1バイアス (bias) 電極および第2バイアス電極として各々作用する光投射型システムに用いる請求項11記載のエレクトロディスプレイサブアキュエティッドミラーアレイ。

【請求項13】 前記バイアス電極に印加された第1バイアス電圧と前記第2バイアス電極に印加された第2バイアス電圧は、大きさは同一であるが極性が反対である光投射型システムに用いる請求項12記載のエレクトロディスプレイサブアキュエティッドミラーアレイ。

【請求項14】 前記第1電極は、共通信号電極 (common signal electrode) として作用する光投射型システムに用いる請求項13記載のエレクトロディスプレイサブアキュエティッドミラーアレイ。

【請求項15】 前記第1電極に印加された対応する画素 (pixel) の強度によって増加する光投射型システムに用いる請求項14記載のエレクトロディスプレイサブアキュエティッドミラーアレイ。

【請求項16】 前記エレクトロディスプレイ部材

は、圧電物質からなる光投射型システムに用いる請求項10記載のエレクトロディスプレイサブアキュエティッドミラーアレイ。

【請求項17】 前記一对の第2電極は基準電極として作用し、前記第1電極は共通信号電極として作用する光投射型システムに用いる請求項16記載のエレクトロディスプレイサブアキュエティッドミラーアレイ。

【請求項18】 前記圧電物質が分極された光投射型システムに用いる請求項10記載のエレクトロディスプレイサブアキュエティッドミラーアレイ。

【請求項19】 前記第1および第2アキュエーティング部材の前記圧電物質は互いに反対方向へ分極された光投射型システムに用いる請求項16記載のエレクトロディスプレイサブアキュエティッドミラーアレイ。

【請求項20】 前記第1電極に印加された電圧は、対応する画素の密度によって変化する光投射型システムに用いる請求項17記載のエレクトロディスプレイサブアキュエティッドミラーアレイ。

【請求項21】 前記絶縁層は酸化物または窒化物からなる光投射型システムに用いる請求項10記載のエレクトロディスプレイサブアキュエティッドミラーアレイ。

【請求項22】 前記M×N個のヒンジは、絶縁エポキシ (epoxy) からなる光投射型システムに用いる請求項10記載のエレクトロディスプレイサブアキュエティッドミラーアレイ。

【請求項23】 前記第1および第2電極は、導電性金属からなる光投射型システムに用いる請求項10記載のエレクトロディスプレイサブアキュエティッドミラーアレイ。

【請求項24】 前記各々のM×N個のエレクトロディスプレイサブアキュエータにおいて、前記一对の第2電極は隣接した二つのアキュエータにより共通に用いられる光投射型システムに用いる請求項10記載のエレクトロディスプレイサブアキュエティッドミラーアレイ。

【請求項25】 前記各々のM個のトレンチ (trenches) の前記中央ラインは、同一の列の前記第1電極の中央ラインと一致する光投射型システムに用いる請求項23記載のエレクトロディスプレイサブアキュエティッドミラーアレイ。

【請求項26】 前記各々の第1電極は、前記対応する一对の第2電極の部分と重畳する光投射型システムに用いる請求項25記載のエレクトロディスプレイサブアキュエティッドミラーアレイ。

【請求項27】 前記ミラーは、光反射物質からなる光投射型システムに用いる請求項10記載のエレクトロディスプレイサブアキュエティッドミラーアレイ。

【請求項28】 前記各々の接続ターミナルは、前記能動基板を前記各々の第1電極を電気的に接続するのに用

いられる光投射型システムに用いる請求項10記載のエレクトロディスプレイシブアクチュエイテッドミラーアレイ。

【請求項29】 請求項10ないし請求項28のいずれか一つで引用された構造を有するM×N個のエレクトロディスプレイシブアクチュエイテッドミラーアレイを備える光投射型システム。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は光投射型システム (optical projection system) に関するもので、特に、エレクトロディスプレイシブアクチュエイテッドミラーアレイ (electrodisplacive actuated mirror array) およびこのようなアレイを製造するのに用いられる向上された製造方法に関する。

【0002】

【従来の技術】 従来の様々のビデオディスプレイシステムのうち、光投射型システムは大型画面で高画質ビデオディスプレイを提供することと知られている。このような光投射型システムにおいては、ランプから投射された光は、例えば、M×Nアクチュエイテッドミラーアレイに均一に照明されるが、このとき、各々のミラーは各々のアクチュエータと結合されている。アクチュエータなどは印加された電界に対応して変形する圧電材料 (piezoelectric) または電歪材料 (electrostrictive) のようなエレクトロディスプレイシブ物質 (electrodisplacive material) からなりうる。

【0003】 各々のミラーから反射された光は、開口 (aperture) に投射される。電気信号を各々のアクチュエータに印加することによって、光線が投射される各々のミラーの相対的な位置が変更され、これによって各ミラーから反射された光の光路が変更される。各々の反射された光の光路が変更されるばあい、各々のミラーから反射されて開口を通過する光量は変化されて、光の強度が調整される。開口を通じて光量が調整された光は、投射レンズ (projection lens) による適切な光学装置を通じて投射スクリーン (projection screen) へ伝送されて像 (image) をディスプレイする。

【0004】 図10には、“PIEZOELECTRIC ACTUATED ARRAY AND METHOD FOR THE MANUFACTURE THEREOF” という名称で共同係留中の米国特許出願第 号に開示されているM×Nアクチュエイテッドミラーアレイ100の断面図が示されているが、これはアクティブマトリックス1と、M×N個のアクチュエータ (例えば、40、40'、40'') からなるM×Nアクチュエータアレイ4と、対応するM×N個のミラー (例えば、70、70'、70'') からなるM×Nミラーアレイ7および対応するM×N個の接続ターミナル (例えば、90、90'、90'') からなるM×N接続ターミナルアレイ9を含み、ここでMおよびNは整数である。各々のアクチ

ュエータ (例えば、40) は上部表面46、下部表面47および一対の外面48a、48bなどを含み、一対のエレクトロディスプレイシブ部材42a、42bと、一対のエレクトロディスプレイシブ部材42a、42bの外面48a、48b上に各々位置した一対の基準電極44a、44bと一対のエレクトロディスプレイシブ部材42a、42bとのあいだに位置した共通信号電極43を含む二重形構造 (bimorph structure) を有する (全てのアクチュエータ (例えば、40、40'、40'') は本質的に同一であるので、次の説明などは一つのアクチュエータ40に関して記述される)。

【0005】 エレクトロディスプレイシブ部材42a、42bは、圧電物質 (例えば、leadzirconium titanate (PZT)) または電歪物質 (例えば、lead magnesium niobate-lead titanate (PMN-PT)) のようなエレクトロディスプレイシブ物質から構成される。

【0006】 アクチュエータ40の下部表面47は、能動基板1と接している。ミラー70はアクチュエータ40の上部表面46に形成される。さらに、接続ターミナル90はアクチュエータ40内の共通信号電極43と能動基板1を電気的に接続するのに用いられる。

【0007】 共通信号電極43と基準電極44a、44bとのあいだに電圧が印加されれば、それらのあいだに位置したエレクトロディスプレイシブ物質は印加された電圧の極性によって決定された方向に変形されるだろう。

【0008】 “ACTUATOR ARRAY AND METHOD FOR THE MANUFACTURE THEREOF” という名称の共同係留中である米国特許出願第 号に、前記した光投射型システムに用いるためのM×Nエレクトロディスプレイシブアクチュエイテッドアレイを製造する方法が開示されており、その製造方法は次のステップを含む。

【0009】 (1) M個の第1電導性金属層および、M+1個のエレクトロディスプレイシブ物質層を有する多層セラミック構造を形成するステップであって、前記第1電導性金属の各々の層は二つの前記エレクトロディスプレイシブ物質層のあいだに位置し、(2) 多層セラミック構造を第1電導性金属層の垂直方向に切断して、複合セラミックウェーハ (Composite Ceramic Wafer) を得るステップと、(3) 機械的手段 (例えば、ソーイング (sawing)) を用いて、水平方向へ一定の間隔をおいて配列された互いに平行な多数のトレンチを提供するステップであって、各々のトレンチは隣接した二つの第1電導性金属層から同一の距離に位置し、(4) 第2電導性金属を蒸着するステップと、(5) M×Nエレクトロディスプレイシブアクチュエータアレイを得るために、ステップ(3)とステップ(4)で形成された合成セラミックウェーハを一定のギャップにおいて垂直方向へ切断するステップを含む。

【0010】 第1および第2電導性金属は、各々の完成

されたアクチュエイトッドミラーレイで共通信号電極（例えば、43）と基準電極（例えば、44a, 44b）として用いる。

【0011】もう一つの係留中である“MIRROR ARRAY AND METHOD FOR THE MANUFACTURE THEREOF”という名称で許与された米国特許第 号に開示されている、 $M \times N$ ミラーレイを $M \times N$ エレクトロディスプレシブアクチュエータレイに付着する方法において、前記方法は次のステップを含む。

【0012】（1）分離層を基板上に形成するステップと、（2）ミラー層を分離層上に着するステップと、（3）ミラー層を $M \times N$ ミラーレイに限定するステップと、（4）前記ステップ（1）ないし（3）によって処理された基板上に支持層を提供するステップと、

（5）各々の $M \times N$ エレクトロディスプレシブアクチュエータがステップ（3）に限定された各々の $M \times N$ 個のミラーと整列されるように、アクチュエータレイを支持層上に形成するステップと、（6）基板を支持層とミラーとから分離するために分離層を除去するステップと、（7） $M \times N$ 個の断絶された各々の支持部材レイをパターンニング（patterning）するステップであって、各々の前記支持部材は各々の $M \times N$ 個のミラーと大きさが相応することで、その結果によって $M \times N$ アクチュエイトッドミラーレイを提供するステップとを含む。

【0013】しかし、 $M \times N$ エレクトロディスプレシブアクチュエータレイを製造し、 $M \times N$ ミラーレイを付着する前記した方法などには多くの問題点があった。まず、完成されたアクチュエイトッドミラーレイにおいて、共通信号電極43で作用する第1電導性金属は、多層セラミック構造形成に含まれた焼結工程（sintering process）のあいだに変形または曲がるおそれがあり、さらに、正確な寸法のトレンチを形成しにくいので、その結果、正確な寸法のアクチュエータの形成も行いにくくなる。前記方法における他の問題点は、第1電導性金属として、非常に高い焼結温度（例えば、摂氏1,250°以上）で耐えうる白金（Pt）またはパラジウム（Pd）のような高融点を有する高価の電極物質が要求されるという点である。さらに、 $M \times N$ 個の圧電アクチュエイトッドミラーレイを製造する場合、多層セラミック構造は高い直流電源（DC）で前記したステップを行う前に、分極されなければならないが、この過程で度々電気的特性低下（electrical degradation）または電気的破壊（electrical breakdown）が発生することができる。さらに、 $M \times N$ 個のエレクトロディスプレシブアクチュエイトッドレイは、機械的手段（例えば、ソーイング）を用いて製造されるので、 $M \times N$ エレクトロディスプレシブアクチュエイトッドミラーの製造において、所望の再生、信頼性および生産性を具現しにくく、小型化にも制限が伴う。

【0014】さらに、 $M \times N$ ミラーレイを $M \times N$ エ

レクトロディスプレシブアクチュエイトッドレイに付着する前記の方法を行うことにおいて、各々の $M \times N$ 個のミラーを各々の $M \times N$ 個のエレクトロディスプレシブアクチュエータに整列しにくいのみならず、スパッタリング層とミラーから分離層を除去または基板を分離することに困難であることがありうる。

【0015】

【発明が解決しようとする課題】本発明の主な目的は、多層エレクトロディスプレシブセラミック構造を用いずに、 $M \times N$ エレクトロディスプレシブアクチュエイトッドミラーレイを製造する方法を提供することである（ M および N は整数）。

【0016】本発明の他の目的は、高い再現性および信頼度の $M \times N$ エレクトロディスプレシブアクチュエイトッドミラーレイを高い生産性で製造する向上された方法を提供することである。

【0017】本発明の他の目的は、分極工程（polling process）のあいだ、非常に高い直流（DC）電圧が要求されない $M \times N$ 圧電アクチュエイトッドミラーレイを製造する方法を提供することである。

【0018】本発明のさらに他の目的は、各々の $M \times N$ 個のミラーと各々の $M \times N$ 個のエレクトロディスプレシブアクチュエータを容易に整列する $M \times N$ エレクトロディスプレシブアクチュエイトッドミラーレイを製造する方法を提供することである。

【0019】

【課題を解決するための手段】本発明の一観点によれば、 $M \times N$ エレクトロディスプレシブアクチュエイトッドミラーレイを製造する向上された方法が提供される（ M および N は整数）。前記方法は次のステップを含む、（a）エレクトロディスプレシブ物質からなる、上部表面と下部表面を有するセラミックウェハを製造するステップと、（b）前記セラミックウェハの下部表面上に一定の間隔で配列された同一の大きさを有する $M \times N$ 個の第1電極からなる $M \times N$ 第1電極レイと、前記セラミックウェハの上部表面上に一定の間隔で配列され、同一の大きさを有する $M+1$ 個の第2電極からなる $M+1$ 第2電極レイを形成するステップであって、各々の $M+1$ 個の第2電極は上部表面に沿って延長し、各々の $M \times N$ 個の第1電極は隣接した二つの第2電極の部分を重ねし、隣接した二つの第2電極などのあいだの中央ラインは重ねる第1電極の中央ラインと一致し、（c）基板、 $M \times N$ 個のトランジスタからなる $M \times N$ トランジスタレイおよび第1電極と各々接続する $M \times N$ 個の接続ターミナルからなる $M \times N$ 接続ターミナルレイを含む能動基板（active matrix）上に前記ステップ（b）によって処理された前記セラミックウェハを装着するステップと、（d）絶縁層で各々の $M+1$ 個の第2電極を被覆するステップと、（e） $M+1$ 個の第2電極を被覆する各々の $M+1$ 個の絶縁層上にフォト

レジストリブネックドセグメント (photoresistive necked segment) を提供するステップと、(f) 各々二つの第2電極のあいだおよび第1電極の中央ライン上に位置し、第2電極と平行で、垂直方向へ $N-1$ 個の溝を含む M 個のトレンチからなる M トレンチセットを形成するステップと、(g) 前記フォトリソグラフィブネックドセグメントを除去するステップと、(h) 前記ステップ(b)、(c)、(d)、(e)、(f) および (g) によって処理された前記セラミックウェーハの上部表面上に隣接した二つの第2電極を被服する絶縁上に同時に装着される突起部を有する下部表面と上部表面が各々提供された $M \times N$ 個のヒンジからなる $M \times N$ ヒンジアレイを配置するステップと、(i) 前記ステップ(b) ないし(h) によって処理された前記セラミックウェーハの上部表面に $M \times N$ 個のヒンジによって被服されなかった露光領域に水溶性分離器 (watersoluble separator) を提供するステップと、(j) ミラーを各々の $M \times N$ 個のヒンジの上部表面上に形成するステップと、(k) 前記水溶性分離器を除去するステップと、(l) $M \times N$ エレクトロディスペイシブアキュエティッドミラーアレイを形成するために適切な電気的接続を具現するステップとを含む。

【0020】本発明の他の観点によれば、光投射型システムに使用可能な新規な構造を有する $M \times N$ エレクトロディスペイシブアキュエティッドミラーアレイが提供され、前記アキュエティッドミラーアレイは次の事項を含む。

【0021】基板、 $M \times N$ トランジスタアレイおよび $M \times N$ 接続ターミナルアレイを含む能動基板と、上部および下部表面、第1電極、一対の第2電極および一対の絶縁層を有するエレクトロディスペイシブ部材を含み、エレクトロディスペイシブ部材は上部表面に形成されたトレンチによって均等に分離され、その結果によって第1上部表面を有する第1アキュエティッド部材と第2上部表面を有する第2アキュエティッド部材を生成し、第1電極は下部表面上に位置し、各々の一対の第2電極は各々第1上部表面と第2上部表面上に位置し、各々の一対の絶縁層は各々の一対の第2電極の上部に位置する $M \times N$ 個のエレクトロディスペイシブアキュエティッド部材からなる $M \times N$ エレクトロディスペイシブアキュエティッドアレイと、平滑な上部表面と $M \times N$ 個のエレクトロディスペイシブアキュエティッド部材上に装着される突起部を有する下部表面とを各々備える $M \times N$ 個のヒンジからなる $M \times N$ ヒンジアレイと、能動基板と、各々のアキュエティッド内の第1電極を電気的に接続するのに各々用いられる $M \times N$ 個の接続ターミナルからなる $M \times N$ 接続ターミナルアレイと、各々の $M \times N$ 個のヒンジの前記上部表面に各々装着される $M \times N$ 個のミラーと、からなる $M \times N$ ミラーアレイ。

【0022】前記本発明の他の目的と特性は、添付され

た図面と共に提供される望ましい実施例の詳細な説明を参照すればより易く理解できるだろう。

【0023】

【実施例】本発明による $M \times N$ エレクトロディスペイシブアキュエティッドミラーアレイの製造工程は、上部表面11および下部表面12を有するセラミックウェーハ10から始まり、セラミックウェーハ10は、図1に示された通り、圧電物質 (例えば、リードジルコニウムチタネート (lead zirconium titanate) (PZT)) または電圧物質 (例えば、リードマグネシウムニオブテトリドチタネート (lead magnesium niobate-lead titanate) (PMN-PT)) のようなエレクトロディスペイシブ物質からなる。一方、上部表面11および下部表面12は平滑で互いに平行である。

【0024】図2に示された通り、セラミックウェーハ10の下部表面12上に一定の間隔で配列された同一の大きさの $M \times N$ 個の第1電極 (例えば、13[(M-1+i), (N-j)], 13[(M-i), (N-j)], 13[(M-i-1), (N-j)] からなる $M \times N$ 第1電極アレイ2が形成され、上部表面11上には、一定の間隔で配列された同一の大きさの $M+1$ 個の第2電極 (例えば、14M-i, 14M-i+1, 14M-j+2) からなる第2電極アレイ3が形成される。一方、1とjは整数であって、各々 $M-1$ と $N-1$ より同じであるか小さい。各々の $M+1$ 個の第2電極 (例えば、14M-j) はセラミックウェーハ10の上部表面11を横切って延長し、互いに平行である。一方、各々の $M \times N$ 個の電極 (例えば、13[(M-i), (N-j)]) は、隣接した二つの第2電極 (例えば、14M-i+1, 14M-j+2) を重畳し、隣接した二つの第2電極 (例えば、14M-i+1, 14M-j+2) あいだの中央ラインは第1電極の中央ラインと同一線上に位置する。

【0025】 $M \times N$ 第1電極アレイ2と $M+1$ 第2電極アレイ3は、例えば、スパッタリング (sputtering) のような方法で導電性金属 (例えば、Al, Cu, Ni) を全ての上部表面11および下部表面12に被服してから、フォトリソグラフィ (photolithography) 法を用いて、必要な電極パターンを得ることによって達成される。

【0026】前記したステップによって処理されたセラミックウェーハ10は、図3に示されたように、絶縁体 (例えば、Al₂O₃ またはガラス (glass)) または半導体 (例えば、Si) からなる基板30、 $M \times N$ 個のトランジスタからなる $M \times N$ トランジスタアレイ (図示せず) および $M \times N$ 個の接続ターミナル (例えば、16[(M-i+1), (N-j)], 16[(M-1), (N-j)], 16[(M-i-1), (N-j)] からなる $M \times N$ 接続ターミナルアレイ6を含む能動基板15上に装着される。各々の $M \times N$ 個の接続ターミナル (例えば、16[(M-1), (N-j)]) は導電性接着剤を用いて、各々の $M \times N$ 個の第1電極 (例えば、13[(M-1), (N-j)]) と電気的に接続される。

【0027】セラミックウェーハ10が圧電物質（例えば、PZT）からなると、セラミックウェーハ10は能動基板15上に装着される前に分極されなければならない。これは、次の二つのステップに行われる、一極偏て第2電極（例えば、14M-1, 14M-1+2）と第1電極（例えば、13[(M-i+1), (N-j)], 13[(M-i), (N-j)], 13[(M-i-1), (N-j)]）のあいだに直流電圧を印加することを含む第1ステップであって、第1電極は接地（図示せず）と接続され、前記したことと同一の直流電圧を流す第2電極（例えば、14M-i+1, 14M-i+3）と第1電極（例えば、13[(M-i+1), (N-j)], 13[(M-i), (N-j)], 13[(M-i-1), (N-j)]）のあいだに印加することを含む第2ステップであって、第1ステップと反対に第2電極が接地（図示せず）と接続され、それによって第1電極と第2電極とのあいだに位置した圧電物質は第1ステップの分極方向の反対方向へ分極する。

【0028】セラミックウェーハ10が電圧物質からなると、前記した分極過程は省略される。

【0029】その後、各々のM+1個の第2電極（例えば、14M-i+1）は酸化物（oxide）または窒化物（nitride）からなる絶縁層（insulating layer）26で塗布される。

【0030】次のステップにおいて、絶縁層26で塗布されたM+1個の第2電極は、図3に示された通り、エッチングマスク（etching mask）として用いられるM+1個のフォトリソグラフィックセグメントで塗布される。

【0031】次のステップにおいて、M+1個のフォトリソグラフィックセグメントで塗布されない領域はエッチングで除去され、よって、図3に示された通り、一定の空間の同一の大きさを有するM個のトレンチ（例えば、18M-i, 18M-i-1, 18M-i+1）からなるトレンチセットを形成し、これらのトレンチはM+1個の共通基準電極と平行である。一方、各々のトレンチ（例えば、18M-i）の中央ラインは対応する第1電極（例えば、13[(M-i), (N-j)]）の中央ラインと整列され、各々のトレンチ（例えば、18M-i）は一定の間隔で配列され、同一の大きさのN-1個の溝（例えば、19[(M-i), (N-j-1)], 19[(M-i), (N-j)], 19[(M-i), (N-j+1)]）などからなる溝セットを共に含み、これらのN-1個の溝はトレンチ方向と垂直方向に並んでいる。

【0032】N-1個の溝は全てのM個のトレンチ上に同一位置に位置し、各々のM個のトレンチにあるN-1個の溝は隣接したトレンチの溝などと接触しない。形成されたM個のトレンチおよびM×(N-1)個の溝の幅と深さは、各々5-15μmおよび10-20μmの範囲にある。M個のトレンチおよびM×(N-1)個の溝が形成されれば、フォトリソグラフィックセグメント（例えば、17M-1, 17M-i+1, 17M-i+2）が除去される。

【0033】図4および図5には、前記したステップによって処理されたセラミックウェーハ10の上分表面上に装着されたM×N個のヒンジ（例えば、20[(M-i+1), (N-j)], 20[(M-i), (N-j)], 20[(M-i-1), (N-j)]）からなるM×Nヒンジアレイ8が示されているが、各々のM×N個のヒンジ（例えば、20[(M-i+1), (N-j)]）は平滑な上部表面および突起部23を有する下部表面22を含み、突起部23の下部は対応する二つの隣接した第2電極（例えば、14M-i, 14M-i+1）を被覆する絶縁層26上に装着される。ヒンジはUV光（light）に露出されると、凝固する絶縁エポキシからなる。図4および図5は各々前述したステップによって処理されたセラミックウェーハ10の斜視図および断面図である。

【0034】その次のステップとして、M×N個のミラー（例えば、25[(M-i+1), (N-j)], 25[(M-i), (N-j)], 25[(M-i-1), (N-j)]）からなるM×Nミラーアレイ24は、光反射特性が良好な物質（例えば、Al）からなり、スパッタリング方法のような従来の技術を用いて、各々のM×Nミラーは各々のM×N個のヒンジの上部表面21に形成される。さらに、ヒンジの上部表面にスパッタリングするあいだ、他の上部表面21に形成される光反射表面からの不規則的な光反射を防ぐために、水性分離層（図示せず）をスパッタリング以前に露光領域（例えば、M×N個のヒンジによって被覆されない領域）に提供する。前記分離層はあとに除去される。その後のステップにおいて、適切な電気接続が行われ、それによって、図6および図7に示されたように、M×Nエレクトロディスプレイアキュエイトッドミラーアレイ200が形成される。一方、図6および図7はM×Nエレクトロディスプレイアキュエイトッドミラーアレイ200の斜視図および断面図を各々示す。

【0035】本発明のM×Nエレクトロディスプレイアキュエイトッドミラーアレイ200は、能動基板15、M×N個のエレクトロディスプレイアキュエイトッドエータ（例えば、29[(M-i+1), (N-j)], 29[(M-i), (N-j)], 29[(M-i-1), (N-j)]）からなるM×Nアキュエイトッドアレイ28、M×N個のヒンジ（例えば、20[(M-i+1), (N-j)], 20[(M-i), (N-j)], 20[(M-i-1), (N-j)]）からなるM×Nヒンジアレイ8およびM×N個のミラー（例えば、25[(M-i+1), (N-j)], 25[(M-i), (N-j)], 25[(M-i-1), (N-j)]）からなるM×Nミラーアレイ24を含み、一方、能動基板15は基板30、M×N個のトランジスタからなるM×Nトランジスタアレイ（図示せず）およびM×N個の接続ターミナル（例えば、16[(M-i), (N-j)], 16[(M-i+1), (N-j)], 16[(M-i-1), (N-j)], 16[(M-i+1), (N-j)], 16[(M-i-1), (N-j)]）からなるM×Nアレイ6を含み、各々のエレクトロディスプレイアキュエイトッド（例えば、29[(M-i), (N-j)]）はエレクトロディスプレイ部材31を含み、そのエレクトロディスプレイ

レイシブ部材31は上部および下部表面32、33、第1電極(16[(M-i), (N-j)]), 一对の第2電極(14M-i+1, 14M-i+2)および一对の絶縁層26を有し、エレクトロディスプレシブ部材31の上部表面32はその上部表面32に沿って延長して形成されたトレンチ(18M-i)により平坦に分離され、これによって、第1上部表面36を有する第1アクチュエーティング部材34と、第2上部表面37を有する第2アクチュエーティング部材35が生成され、一方、第1電極(16[(M-i), (N-j)])は下部表面33上に位置し、各々の一对の第2電極(14M-i+1, 14M-i+2)は第1上部表面36および第2上部表面37に位置し、各々の一对の絶縁層26は各々の一对の第2電極(14M-i+1, 14M-i+2)の上部に位置する、各々のM×N個のヒンジ(例えば、20[(M-i), (N-j)])は平滑な上部表面および各々のM×N個のエレクトロディスプレシブアクチュエータ(例えば、29[(M-i), (N-j)])の上部に装着される突起部23を有する下部表面22と共に提供される、各々のM×N個のミラー(25[(M-i), (N-j)])は各々のM×N個のヒンジ(例えば、20[(M-i), (N-j)])の上部表面21に装着される。

【0036】このような実施例において、能動基板15の下部表面上に装着されたアドレスラドライバ(addressable driver) (図示せず)は、所望のミラー傾斜のために、各々のM×N個のアクチュエータにある各々のM×N個の第1電極に電圧を印加するの用に用いられる。前記電圧は光投射型システムにある対応する画素の強度によって増加される。

【0037】エレクトロディスプレシブ部材31が電圧物質(例えば、PMN)からなると、各々のアクチュエータにある一对の第2電極は、印加される電圧(Vb)の大きさが同一であり、極性が反対であるバイアス電極として作用し、第1電極は対応する画素の強度によって電圧(Vb)が印加される共通信号電極として作用する。このようなアクチュエータにおいて、機械的な変形は、即ち、ミラー傾斜程度は一对の第2電極に印加されたバイアス電圧(+Vb, -Vb)と第1電極に印加された信号電圧(Vp)間の差によって比例する。図8は本発明のM×N個のエレクトロディスプレシブアクチュエーティングミラーレイ3000の断面図を示したものである。

【0038】エレクトロディスプレシブ部材31が圧電物質(例えば、PZT)からなると、各アクチュエータにある一对の第2電極は共通基準電極として作用するので、接地と接続される。第1電極は、対応する画素の強度によって電圧が印加される共通信号電極として作用する。かかるアクチュエータにおいて、各々アクチュエーティング部材に位置した圧電物質は反対方向へ分極されるので、機械的な変形の強度は、即ち、ミラー傾斜の程度は、分極程度と信号電圧(Vp)の大きさによって変わ

る。図9は、本発明のM×N圧電アクチュエーティングミラーレイ4000の断面図を示したもので、矢印はアクチュエータにある圧電物質の分極方向を示す。

【0039】本発明は特定の望ましい実施例を参照して記述されたが、本発明の範囲を外れることなく多様な修正および変更が可能なことは勿論である。

【0040】

【発明の効果】以上、説明した通り、本発明によれば、多層エレクトロディスプレシブセラミック構造を用いずに、各々のM×N個のミラーと各々のM×N個のエレクトロディスプレシブアクチュエータを容易に整合できながら、高い再現性および信頼度のM×Nエレクトロディスプレシブアクチュエーティングミラーレイを高い生産性で製造できる。また、本発明によれば、分極工程(polling process)のあいだ、非常に高い直流(DC)電圧が要求されない。

【図面の簡単な説明】

【図1】本発明のM×Nエレクトロディスプレシブアクチュエーティングミラーレイを製造するのに最初に用意されるセラミックウェーハを示す斜視図である。

【図2】図1で示されたセラミックウェーハの下部及び上部表面上に第1及び第2電極が形成された状態を示す図である。

【図3】図2で示した次の状態を示す図である。

【図4】図3で示したものの次の状態を示す図である。

【図5】図4で示したものの断面図である。

【図6】図4で示したものの次の状態を示す図である。

【図7】図6で示したものの断面図である。

【図8】本発明のM×N圧電および電圧アクチュエーティングミラーレイの断面図である。

【図9】本発明のM×N圧電および電圧アクチュエーティングミラーレイの断面図である。

【図10】従来のM×Nエレクトロディスプレシブアクチュエーティングミラーレイの断面図である。

【符号の説明】

- 6 クーミナルレイ
- 10 セラミックウェーハ
- 11 上部表面
- 12 下部表面
- 13 [M, N] 第1電極
- 14 [M, N] 第2電極
- 15 能動基板
- 16 [M, N] 接続ターミナル
- 17 [M, N] フォトリソグラフィセグメント
- 18 [M, N] トレンチ
- 19 [M, N] 溝
- 20 [M, N] ヒンジ
- 25 [M, N] ミラー
- 26 絶縁層
- 30 基板

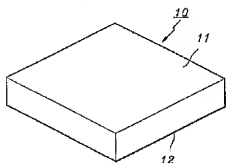
15

28[M, N] アクチュエータレイ
 29[M, N] エレクトロディスプレイシブアクチュエ
 タミラー
 200 M×Nエレクトロディスプレイシブアクチュエ

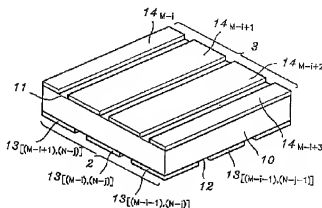
16

イテッドミラーアレ
 300 M×Nエレクトロディスプレイシブミラーアレ
 イ
 400 M×N圧電アクチュエイテッドミラーアレ

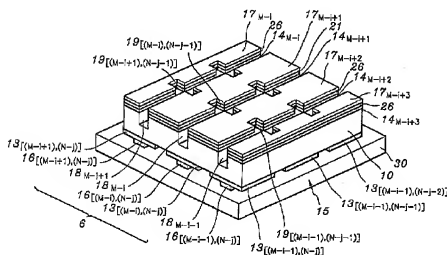
【図1】



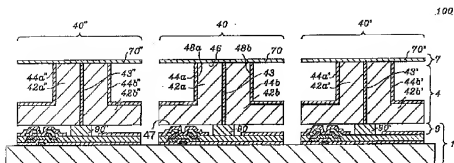
【図2】



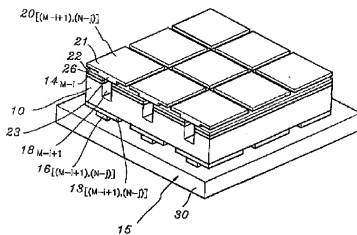
【図3】



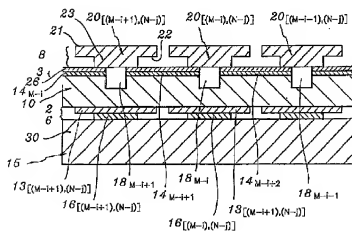
【図10】



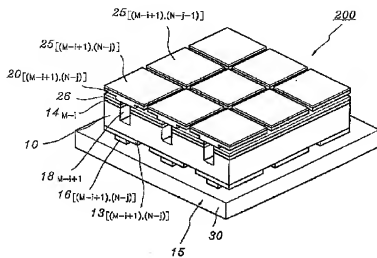
【図4】



【図5】



【図 6】



【図 7】

